

3

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-058544

(43)Date of publication of application : 25.02.2000

(51)Int.Cl.

H01L 21/3205

(21)Application number : 10-220540

(71)Applicant : MATSUSHITA ELECTRON CORP

(22)Date of filing : 04.08.1998

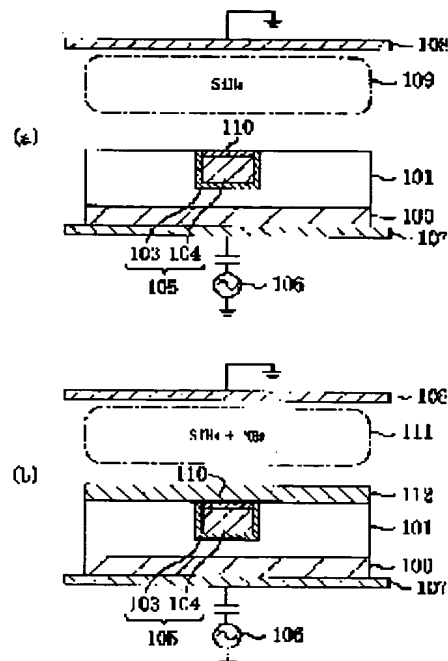
(72)Inventor : SEKIGUCHI MITSURU

(54) SEMICONDUCTOR DEVICE AND MANUFACTURE OF THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To improve an electro-migration resistance of a copper wiring by preventing copper atoms in the copper wiring from diffusing into an insulating film during heat treatment so that occurrence of a leakage current between wirings is prevented, and preventing occurrence of voids at the interface between the copper wiring and the insulating film through improvement is tight-adhesion between the copper wiring and the insulating film.

SOLUTION: A copper wiring 105 comprising a barrier film 103 and a copper film 104 is formed at a first insulating film 101 on a semiconductor substrate 100. The semiconductor substrate 100 is held on a lower part electrode 107 in a low-pressure chamber, then, with the inside of the low-pressure chamber kept about 400° C or less, the surface of the semiconductor substrate 100 is supplied with an SiH₄ gas 109, so that a copper silicide layer 110 is formed on the surface of the copper film 104. A mixed gas 111 of SiH₄ and NH₃ is introduced in the low-pressure chamber while the lower part electrode 107 is applied with a high-frequency power so that the mixed gas 111 comes ionized, so a second insulating film 112 of a silicon nitride film is deposited on the insulating film 101 including above the copper silicide layer 110, under the plasma.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-58544

(P2000-58544A)

(43) 公開日 平成12年2月25日 (2000.2.25)

(51) Int. Cl.

識別記号

F I

テーマコード (参考)

H 0 1 L 21/3205

H 0 1 L 21/88

M 5 F 0 3 3

審査請求 未請求 請求項の数23 O L (全 21 頁)

(21) 出願番号

特願平10-220540

(22) 出願日

平成10年8月4日 (1998.8.4)

(71) 出願人 000005843

松下電子工業株式会社

大阪府高槻市幸町1番1号

(72) 発明者 関口 満

大阪府高槻市幸町1番1号 松下電子工業株式会社内

(74) 代理人 100077931

弁理士 前田 弘 (外2名)

Fターム (参考) 5F033 AA09 AA14 AA66 AA73 BA15

BA17 BA24 BA25 BA34 BA38

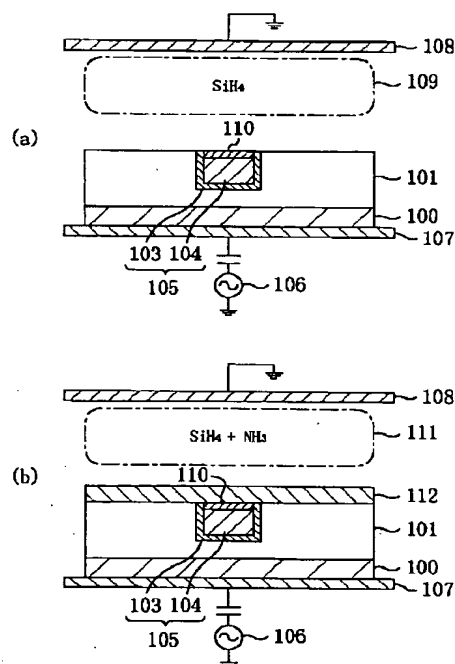
BA43 BA45 EA28

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【課題】 熱処理時における銅配線中の銅原子の絶縁膜中への拡散を阻止することにより、配線間におけるリーク電流の発生を防止すると共に、銅配線と絶縁膜との密着性を向上させて銅配線と絶縁膜との界面にボイドが発生する事態を防止することにより、銅配線のエレクトロマイグレーション耐性を向上させる。

【解決手段】 半導体基板100上の第1の絶縁膜101にバリア膜103及び銅膜104からなる銅配線105を形成する。半導体基板100を低圧チャンバー内の下部電極107の上に保持した後、低圧チャンバー内を400℃程度の温度下に保持しつつ、半導体基板100の表面にSiH₄ガス109を供給して、銅膜104の表面に銅シリサイド層110を形成する。低圧チャンバー内にSiH₄とNH₃との混合ガス111を導入すると共に下部電極107に高周波電力を供給して、SiH₄とNH₃との混合ガス111をプラズマ化し、該プラズマにより銅シリサイド層110の上を含む絶縁膜101の上にシリコン窒化膜からなる第2の絶縁膜112を堆積する。



【特許請求の範囲】

【請求項1】 半導体基板上の第1の絶縁膜に配線溝を形成した後、該配線溝を含む前記第1の絶縁膜上にバリア膜及び銅膜を順次堆積する工程と、

前記バリア膜及び銅膜における前記第1の絶縁膜の上に露出している部分を除去して、前記配線溝に埋め込まれている前記バリア膜及び銅膜からなる銅配線を形成する工程と、

前記半導体基板上にシリコンを含む第1の反応性ガスを供給して、前記銅配線を構成する前記銅膜の上面に選択的に銅シリサイド層を形成する工程と、

前記半導体基板上に、前記第1の反応性ガスに窒素成分を含むガスが添加されてなる第2の反応性ガス又は該第2の反応性ガスからなるプラズマを供給して、前記銅シリサイド層の上を含む前記第1の絶縁膜の上にシリコン窒化膜からなる第2の絶縁膜を堆積する工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項2】 半導体基板上の第1の絶縁膜に配線溝を形成した後、該配線溝を含む前記第1の絶縁膜上にバリア膜及び銅膜を順次堆積する工程と、

前記バリア膜及び銅膜における前記第1の絶縁膜の上に露出している部分を除去して、前記配線溝に埋め込まれている前記バリア膜及び銅膜からなる銅配線を形成する工程と、

前記半導体基板上にシリコンを含む反応性ガスからなるプラズマを供給して、前記銅配線を構成する前記銅膜の上面に選択的に銅シリサイド層を形成する工程と、

前記銅シリサイド層の上を含む前記第1の絶縁膜の上に第2の絶縁膜を堆積する工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項3】 半導体基板上の第1の絶縁膜に配線溝を形成した後、該配線溝を含む前記第1の絶縁膜上にバリア膜及び銅膜を順次堆積する工程と、

前記バリア膜及び銅膜における前記第1の絶縁膜の上に露出している部分を除去して、前記配線溝に埋め込まれている前記バリア膜及び銅膜からなる銅配線を形成する工程と、

前記半導体基板上にシリコンを含む第1の反応性ガスからなるプラズマを供給して、前記銅配線を構成する前記銅膜の上面に選択的に銅シリサイド層を形成する工程と、

前記半導体基板上に前記第1の反応性ガスに窒素成分を含むガスが添加されてなる第2の反応性ガスからなるプラズマを供給して、前記銅シリサイド層の上を含む前記第1の絶縁膜の上にシリコン窒化膜からなる第2の絶縁膜を堆積する工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項4】 半導体基板上の第1の絶縁膜の上に第1のバリア膜、銅膜及び第2のバリア膜を順次堆積する工程と、

前記第1のバリア膜、銅膜及び第2のバリア膜をパターンニングすることにより、前記第1のバリア膜、銅膜及び第2のバリア膜からなる銅配線を形成する工程と、

前記半導体基板上にシリコンを含む第1の反応性ガスを供給して、前記銅配線を構成する前記銅膜の両側面に銅シリサイド層を形成する工程と、

前記半導体基板上に、前記第1の反応性ガスに窒素成分を含むガスが添加されてなる第2の反応性ガス又は該第2の反応性ガスからなるプラズマを供給して、前記銅配線の上及び前記銅シリサイド層の表面を含む前記第1の絶縁膜の上にシリコン窒化膜からなる第2の絶縁膜を堆積する工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項5】 半導体基板上の第1の絶縁膜の上に第1のバリア膜、銅膜及び第2のバリア膜を順次堆積する工程と、

前記第1のバリア膜、銅膜及び第2のバリア膜をパターンニングすることにより、前記第1のバリア膜、銅膜及び第2のバリア膜からなる銅配線を形成する工程と、

前記半導体基板上にシリコンを含む反応性ガスからなるプラズマを供給して、前記銅配線を構成する前記銅膜の両側面に銅シリサイド層を形成する工程と、

前記銅配線の上及び前記銅シリサイド層の表面を含む前記第1の絶縁膜の上に第2の絶縁膜を堆積する工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項6】 半導体基板上の第1の絶縁膜の上に第1のバリア膜、銅膜及び第2のバリア膜を順次堆積する工程と、

前記第1のバリア膜、銅膜及び第2のバリア膜をパターンニングすることにより、前記第1のバリア膜、銅膜及び第2のバリア膜からなる銅配線を形成する工程と、

前記半導体基板上にシリコンを含む第1の反応性ガスからなるプラズマを供給して、前記銅配線を構成する前記銅膜の両側面に銅シリサイド層を形成する工程と、

前記半導体基板上に前記第1の反応性ガスに窒素成分を含むガスが添加されてなる第2の反応性ガスからなるプラズマを供給して、前記銅配線の上及び前記銅シリサイド層の表面を含む前記第1の絶縁膜の上にシリコン窒化膜からなる第2の絶縁膜を堆積する工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項7】 前記第1の反応性ガスは、 SiH_4 、ガス、 Si_2H_6 、ガス又は SiH_2F_2 、ガスであることを特徴とする請求項1、3、4又は6に記載の半導体装置の製造方法。

【請求項8】 前記反応性ガスは、 SiH_4 、ガス、 Si_2H_6 、ガス又は SiH_2F_2 、ガスであることを特徴とする請求項2又は5に記載の半導体装置の製造方法。

【請求項9】 前記反応性ガスには窒素成分又は酸素成分を含むガスが添加されており、前記銅シリサイド層には窒素成分又は酸素成分が含まれていることを特徴とする

る請求項2又は5に記載の半導体装置の製造方法。

【請求項10】 前記第1の反応性ガスには窒素成分又は酸素成分を含むガスが添加されており、前記銅シリサイド層には窒素成分又は酸素成分が含まれていることを特徴とする請求項3又は6に記載の半導体装置の製造方法。

【請求項11】 バターニングされた前記第1のバリア膜の幅はバターニングされた前記銅膜の幅よりも大きいことを特徴とする請求項4～6のいずれか1項に記載の半導体装置の製造方法。

【請求項12】 半導体基板上の第1の絶縁膜に形成された配線溝に埋め込まれたバリア膜及び銅膜からなる銅配線と、
前記銅配線を構成する前記銅膜の上面に形成された銅シリサイド層と、
前記銅シリサイド層の上を含む前記第1の絶縁膜の上に形成された第2の絶縁膜と、
前記第2の絶縁膜における前記銅配線の上側部分に形成され、シリコンがリッチであるシリコンリッチ領域とを備えていることを特徴とする半導体装置。

【請求項13】 半導体基板上の第1の絶縁膜に形成された配線溝に埋め込まれたバリア膜及び銅膜からなる銅配線と、
前記銅配線を構成する前記銅膜の上面に形成された銅と銅以外の他の金属との化合物層と、
前記化合物層の上を含む前記第1の絶縁膜の上に形成された第2の絶縁膜と、
前記第2の絶縁膜における前記銅配線の上側部分に形成され、前記他の金属がリッチである金属リッチ領域とを備えていることを特徴とする半導体装置。

【請求項14】 半導体基板上の第1の絶縁膜の上に形成された、第1のバリア膜、銅膜及び第2のバリア膜からなる銅配線と、
前記銅配線を構成する前記銅膜の両側面に形成された銅シリサイド層と、
前記銅配線の上を含む前記第1の絶縁膜の上に形成された第2の絶縁膜と、
前記第2の絶縁膜における前記銅配線の近傍部に形成され、シリコンがリッチであるシリコンリッチ領域とを備えていることを特徴とする半導体装置。

【請求項15】 半導体基板上の第1の絶縁膜の上に形成された、バリア膜及び銅膜からなる銅配線と、
前記銅配線の上に形成され、前記銅配線と同じパターン形状を有する第2の絶縁膜と、
前記銅配線を構成する前記銅膜の両側面に形成された銅シリサイド層と、
前記銅配線及び前記第2の絶縁膜の上を含む前記第1の絶縁膜の上に形成された第3の絶縁膜と、
前記第3の絶縁膜における前記銅配線の両側部に形成され、シリコンがリッチであるシリコンリッチ領域とを備

えていることを特徴とする半導体装置。

【請求項16】 半導体基板上の第1の絶縁膜の上に形成された、第1のバリア膜、銅膜及び第2のバリア膜からなる銅配線と、
前記銅配線を構成する前記銅膜の両側面に形成された銅と銅以外の他の金属との化合物層と、
前記銅配線の上を含む前記第1の絶縁膜の上に形成された第2の絶縁膜と、前記第2の絶縁膜における前記銅配線の近傍部に形成され、前記他の金属がリッチである金属リッチ領域とを備えていることを特徴とする半導体装置。

【請求項17】 半導体基板上の第1の絶縁膜に配線溝を形成した後、該配線溝を含む前記第1の絶縁膜上にバリア膜及び銅膜を順次堆積する工程と、
前記バリア膜及び銅膜における前記第1の絶縁膜の上に露出している部分を除去して、前記配線溝内に埋め込まれている前記バリア膜及び銅膜からなる銅配線を形成する工程と、
前記銅配線を構成する前記銅膜の上にシリコン膜を堆積する工程と、
前記シリコン膜の上を含む前記第1の絶縁膜の上に第2の絶縁膜を堆積する工程と、
前記半導体基板に対して熱処理を行なって、前記銅配線を構成する前記銅膜の上面に銅シリサイド層を形成すると共に前記第2の絶縁膜における前記銅配線の上側部分にシリコンがリッチであるシリコンリッチ領域を形成する工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項18】 半導体基板上の第1の絶縁膜に配線溝を形成した後、該配線溝を含む前記第1の絶縁膜上にバリア膜及び銅膜を順次堆積する工程と、
前記バリア膜及び銅膜における前記第1の絶縁膜の上に露出している部分を除去して、前記配線溝内に埋め込まれている前記バリア膜及び銅膜からなる銅配線を形成する工程と、
前記銅配線を構成する前記銅膜の上に銅以外の他の金属からなる金属膜を堆積する工程と、
前記金属膜の上を含む前記第1の絶縁膜の上に第2の絶縁膜を堆積する工程と、
前記半導体基板に対して熱処理を行なって、前記銅配線を構成する前記銅膜の上面に銅と前記他の金属との化合物層を形成すると共に前記第2の絶縁膜における前記銅配線の上側部分に前記他の金属がリッチである金属リッチ領域を形成する工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項19】 半導体基板上の第1の絶縁膜の上に第1のバリア膜、銅膜及び第2のバリア膜を順次堆積する工程と、
前記第1のバリア膜、銅膜及び第2のバリア膜をバターニングすることにより、前記第1のバリア膜、銅膜及び

10

20

30

40

50

第2のバリア膜からなる銅配線を形成する工程と、前記銅配線の表面にシリコン膜を堆積する工程と、前記シリコン膜の上を含む前記第1の絶縁膜の上に第2の絶縁膜を堆積する工程と、前記半導体基板に対して熱処理を行なって、前記銅配線を構成する前記銅膜の両側面に銅シリサイド層を形成すると共に前記第2の絶縁膜における前記銅配線の近傍部にシリコンがリッチであるシリコンリッチ領域を形成する工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項20】 半導体基板上の第1の絶縁膜の上にバリア膜、銅膜及び第2の絶縁膜を順次堆積する工程と、前記バリア膜、銅膜及び第2の絶縁膜をパターンニングすることにより、前記バリア膜及び銅膜からなる銅配線を形成する工程と、前記銅配線の両側面にシリコン膜を堆積する工程と、パターン化された前記第2の絶縁膜の上及び前記シリコン膜の表面を含む前記第1の絶縁膜の上に第3の絶縁膜を堆積する工程と、前記半導体基板に対して熱処理を行なって、前記銅配線を構成する前記銅膜の両側面に銅シリサイド層を形成すると共に前記第3の絶縁膜における前記銅配線の両側部にシリコンがリッチであるシリコンリッチ領域を形成する工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項21】 半導体基板上の第1の絶縁膜の上に第1のバリア膜、銅膜及び第2のバリア膜を順次堆積する工程と、前記第1のバリア膜、銅膜及び第2のバリア膜をパターンニングすることにより、前記第1のバリア膜、銅膜及び第2のバリア膜からなる銅配線を形成する工程と、前記銅配線の表面に銅以外の金属からなる金属膜を堆積する工程と、前記金属膜の上を含む前記第1の絶縁膜の上に第2の絶縁膜を堆積する工程と、前記半導体基板に対して熱処理を行なって、前記銅配線を構成する前記銅膜の両側面に銅と前記他の金属との化合物層を形成すると共に前記第2の絶縁膜における前記銅配線の近傍部に前記他の金属がリッチである金属リッチ領域を形成する工程とを備えていることを特徴とする半導体装置の製造方法。

【請求項22】 前記半導体基板に対する熱処理の温度は400℃以上であることを特徴とする請求項17～21のいずれか1項に記載の半導体装置の製造方法。

【請求項23】 前記シリコン膜を堆積する工程は、前記半導体基板上にSiH₄ガス、Si₂H₆ガス又はSiH₂F₆ガスからなる反応性ガスを供給する工程を含むことを特徴とする請求項17、19又は20に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、銅配線を有する半導体装置及びその製造方法に関する。

【0002】

【従来の技術】0.18μm世代以降のLSIにおいては、トランジスタの高速化の進展に伴い、金属配線のCR成分による遅延が無視できなくなったため、金属配線として、従来のアルミニウム配線(比抵抗3μΩ・cm)に代わって、より低抵抗である銅配線(比抵抗1.7μΩ・cm)を用いる検討が進んでいる。

【0003】また、半導体素子の微細化に伴い、金属配線に流れる電流の密度は世代毎に増加しているため、電流印加時に配線材料が電子に押されて移動して金属配線が断線してしまうエレクトロマイグレーションという現象が問題になってくる。銅はアルミニウムに比べて融点が高いため、原子の移動が起こり難いと考えられるので、エレクトロマイグレーション耐性も高いと期待されている。

【0004】ところが、銅はアルミニウムに比べて、エレクトロマイグレーション耐性が高いと期待されているが、銅配線を線幅が0.3μm程度以下の微細な配線に用いる場合には、エレクトロマイグレーション耐性が悪化するという報告がなされている[Y.Igarashi et al, VLSI Symp., p.76, 1996]。これは、銅配線と絶縁膜との界面において銅原子の界面拡散が起こり、これに起因してエレクトロマイグレーション耐性が悪化すると考えられている。

【0005】そこで、銅配線と絶縁膜との安定性を向上させるべく提案されている特開平9-321045号公報に記載の半導体装置の製造方法について、図17

(a)～(d)を参照しながら説明する。

【0006】まず、図17(a)に示すように、シリコンよりなる半導体基板10の上に例えばシリコン酸化膜からなる第1の絶縁膜11を堆積した後、該第1の絶縁膜11に配線溝12を形成する。その後、配線溝12を含む第1の絶縁膜11の上に、窒化チタン膜又は窒化タンタル膜等からなるバリア膜13及び銅膜14を順次堆積する。

【0007】次に、図17(b)に示すように、バリア膜13及び銅膜14における第1の絶縁膜11の上に露出している部分を例えばCMP法により除去して、配線溝12の内部にバリア膜13及び銅膜14からなる銅配線15を形成する。

【0008】次に、図17(c)に示すように、半導体基板10を低圧チャンバー内で加熱しつつ、半導体基板10の表面に希釈されたSiH₄ガス16を供給することにより、銅配線15を構成する銅膜14の表面にのみ銅シリサイド層17を選択的に形成する。

【0009】次に、図17(d)に示すように、半導体基板10の上にO₂ガス又はN₂Oガス等の酸化性ガス

10

20

30

40

50

を供給して、銅配線15の上を含む第1の絶縁膜11の上に例えばシリコン酸化膜からなる第2の絶縁膜18を堆積する。

【0010】特開平9-321045号公報に記載の方法は、銅配線の上にシリコン酸化膜からなる絶縁膜を堆積する場合を前提とし、銅シリサイド層を形成することによりシリコン酸化膜の堆積時における銅配線の酸化を防止し、これによって、銅配線と絶縁膜との安定性の向上を図っている。

【0011】ところが、半導体素子形成時の400℃程度の熱処理により、銅配線15を構成する銅原子がシリコン酸化膜からなる第2の絶縁膜18中に拡散するため、配線間にリーク電流が流れて配線同士がショートするという問題がある。

【0012】以下、この問題について、図18を参照しながら説明する。

【0013】図18において、20は半導体基板、21は第1層のシリコン酸化膜、22は第1のバリア膜、23は第1の銅膜、24は第1のバリア膜22及び第1の銅膜23からなる下層の銅配線、25は第1の銅膜23の表面に形成された第1の銅シリサイド層、26は第2層のシリコン酸化膜、27は第3層のシリコン酸化膜、28は第2のバリア膜、29は第2の銅膜、30は第2のバリア膜28及び第2の銅膜29からなる上層の銅配線、31は第2の銅膜29の表面に形成された第2の銅シリサイド層、32は第4層のシリコン酸化膜である。

【0014】図18に示す銅の多層配線構造によると、半導体素子形成時の熱処理により下層の銅配線24を構成する銅原子が、第2層のシリコン酸化膜26及び第3層のシリコン酸化膜27からなる層間絶縁膜の内部に拡散することにより、下層の銅配線24と上層の銅配線30との間にリーク電流が流れて、下層の銅配線24と上層の銅配線30とがショートする恐れがある。

【0015】そこで、銅配線を構成する銅原子が層間絶縁膜中に拡散する事態を防止するために、銅配線上の絶縁膜として、従来のシリコン酸化膜に代えて、銅原子の拡散を抑制する機能がより高いシリコン窒化膜を用いる検討が進んでいる。

【0016】

【発明が解決しようとする課題】ところが、シリコン窒化膜からなる絶縁膜を用いると、エレクトロマイグレーション試験において、銅配線とシリコン窒化膜からなる絶縁膜との界面においてボイドが発生し易いという新たな問題が提起されている【佐藤ほか、第45回応用物理学関係連合講演会 後援予稿集p. 836, 1998】。銅配線とシリコン窒化膜との界面にボイドが発生すると、銅配線と絶縁膜との界面の安定性が損なわれるため、銅配線における絶縁膜との界面においてエレクトロマイグレーション耐性が悪化するという新たな問題が発生する。

【0017】前記に鑑み、本発明は、熱処理時における銅配線中の銅原子の絶縁膜中への拡散を阻止することにより、配線間におけるリーク電流の発生を防止することを第1の目的とし、銅配線と絶縁膜との密着性を向上させて銅配線と絶縁膜との界面にボイドが発生する事態を防止することにより、銅配線のエレクトロマイグレーション耐性を向上させることを第2の目的とする。

【0018】

【課題を解決するための手段】本発明に係る第1の半導体装置の製造方法は、半導体基板上の第1の絶縁膜に配線溝を形成した後、該配線溝を含む第1の絶縁膜上にバリア膜及び銅膜を順次堆積する工程と、バリア膜及び銅膜における第1の絶縁膜の上に露出している部分を除去して、配線溝に埋め込まれているバリア膜及び銅膜からなる銅配線を形成する工程と、半導体基板上にシリコンを含む第1の反応性ガスを供給して、銅配線を構成する銅膜の上面に選択的に銅シリサイド層を形成する工程と、半導体基板上に、第1の反応性ガスに窒素成分を含むガスが添加されてなる第2の反応性ガス又は該第2の反応性ガスからなるプラズマを供給して、銅シリサイド層の上を含む第1の絶縁膜の上にシリコン窒化膜からなる第2の絶縁膜を堆積する工程とを備えている。

【0019】第1の半導体装置の製造方法によると、銅配線の上にシリコン窒化膜からなる第2の絶縁膜が堆積されているため、半導体素子形成時の熱処理により銅配線中の銅原子が第2の絶縁膜中へ拡散することを抑制できる。また、銅配線を構成する銅膜とシリコン窒化膜からなる第2の絶縁膜との間に銅シリサイド層が介在しているため、銅配線と第2の絶縁膜との密着性が向上する。

【0020】また、第1の半導体装置の製造方法によると、半導体基板上にシリコンを含む第1の反応性ガスを供給して銅膜の上面に銅シリサイド層を形成した後、第1の反応性ガスに窒素成分を含むガスが添加されてなる第2の反応性ガスを供給して、第1の絶縁膜の上にシリコン窒化膜からなる第2の絶縁膜を堆積するため、従来、半導体基板上にシリコン窒化膜を堆積する場合に行なわれている、半導体基板上に窒素成分を含むガスを供給した後に、シリコンを含む反応性ガスを供給する工程に比べて、工程数の増加を招かない。

【0021】本発明に係る第2の半導体装置の製造方法は、半導体基板上の第1の絶縁膜に配線溝を形成した後、該配線溝を含む第1の絶縁膜上にバリア膜及び銅膜を順次堆積する工程と、バリア膜及び銅膜における第1の絶縁膜の上に露出している部分を除去して、配線溝に埋め込まれているバリア膜及び銅膜からなる銅配線を形成する工程と、半導体基板上にシリコンを含む反応性ガスからなるプラズマを供給して、銅配線を構成する銅膜の上面に選択的に銅シリサイド層を形成する工程と、銅シリサイド層の上を含む第1の絶縁膜の上に第2の絶縁

膜を堆積する工程とを備えている。

【0022】第2の半導体装置の製造方法によると、銅配線を構成する銅膜と第2の絶縁膜との間に銅シリサイド層が介在しているため、銅配線と第2の絶縁膜との密着性が向上する。

【0023】また、第2の半導体装置の製造方法によると、半導体基板上にシリコンを含む反応性ガスからなるプラズマを供給して銅膜の上面に銅シリサイド層を形成するため、低温で銅シリサイド層を形成できると共に、アモルファス状態の銅シリサイド層を形成することがで

きる。【0024】本発明に係る第3の半導体装置の製造方法は、半導体基板上の第1の絶縁膜に配線溝を形成した後、該配線溝を含む第1の絶縁膜上にバリア膜及び銅膜を順次堆積する工程と、バリア膜及び銅膜における第1の絶縁膜の上に露出している部分を除去して、配線溝に埋め込まれているバリア膜及び銅膜からなる銅配線を形成する工程と、半導体基板上にシリコンを含む第1の反応性ガスからなるプラズマを供給して、銅配線を構成する銅膜の上面に選択的に銅シリサイド層を形成する工程と、半導体基板上に第1の反応性ガスに窒素成分を含むガスが添加されてなる第2の反応性ガスからなるプラズマを供給して、銅シリサイド層の上を含む第1の絶縁膜の上にシリコン窒化膜からなる第2の絶縁膜を堆積する工程とを備えている。

【0025】第3の半導体装置の製造方法によると、銅配線の上にシリコン窒化膜からなる第2の絶縁膜が堆積されているため、半導体素子形成時の熱処理により銅配線中の銅原子が第2の絶縁膜中へ拡散することを抑制できる。また、銅配線を構成する銅膜とシリコン窒化膜からなる第2の絶縁膜との間に銅シリサイド層が介在しているため、銅配線と第2の絶縁膜との密着性が向上する。

【0026】また、第3の半導体装置の製造方法によると、半導体基板上にシリコンを含む第1の反応性ガスからなるプラズマを供給して銅膜の上面に銅シリサイド層を形成した後、第1の反応性ガスに窒素成分を含むガスが添加されてなる第2の反応性ガスからなるプラズマを供給して、第1の絶縁膜の上にシリコン窒化膜からなる第2の絶縁膜を堆積するため、低温で銅シリサイド層を形成できると共に、アモルファス状態の銅シリサイド層を形成することができ、さらに、従来の方法に比べて工程数の増加を招くことなくシリコン窒化膜からなる第2の絶縁膜を堆積することができる。

【0027】本発明に係る第4の半導体装置の製造方法は、半導体基板上の第1の絶縁膜の上に第1のバリア膜、銅膜及び第2のバリア膜を順次堆積する工程と、第1のバリア膜、銅膜及び第2のバリア膜をパターンニングすることにより、第1のバリア膜、銅膜及び第2のバリア膜からなる銅配線を形成する工程と、半導体基板上に

シリコンを含む第1の反応性ガスを供給して、銅配線を構成する銅膜の両側面に銅シリサイド層を形成する工程と、半導体基板上に、第1の反応性ガスに窒素成分を含むガスが添加されてなる第2の反応性ガス又は該第2の反応性ガスからなるプラズマを供給して、銅配線の上及び銅シリサイド層の表面を含む第1の絶縁膜の上にシリコン窒化膜からなる第2の絶縁膜を堆積する工程とを備えている。

【0028】第4の半導体装置の製造方法によると、銅配線の上にシリコン窒化膜からなる第2の絶縁膜が堆積されているため、半導体素子形成時の熱処理により銅配線中の銅原子が第2の絶縁膜中へ拡散することを抑制できる。また、銅配線を構成する銅膜とシリコン窒化膜からなる第2の絶縁膜との間に銅シリサイド層が介在しているため、銅配線と第2の絶縁膜との密着性が向上する。

【0029】また、第4の半導体装置の製造方法によると、半導体基板上にシリコンを含む第1の反応性ガスを供給して銅膜の両側面に銅シリサイド層を形成した後、第1の反応性ガスに窒素成分を含むガスが添加されてなる第2の反応性ガスを供給して、第1の絶縁膜の上にシリコン窒化膜からなる第2の絶縁膜を堆積するため、従来の方法に比べて工程数の増加を招かない。

【0030】本発明に係る第5の半導体装置の製造方法は、半導体基板上の第1の絶縁膜の上に第1のバリア膜、銅膜及び第2のバリア膜を順次堆積する工程と、第1のバリア膜、銅膜及び第2のバリア膜をパターンニングすることにより、第1のバリア膜、銅膜及び第2のバリア膜からなる銅配線を形成する工程と、半導体基板上にシリコンを含む反応性ガスからなるプラズマを供給して、銅配線を構成する銅膜の両側面に銅シリサイド層を形成する工程と、銅配線の上及び銅シリサイド層を含む第1の絶縁膜の上に第2の絶縁膜を堆積する工程とを備えている。

【0031】第5の半導体装置の製造方法によると、銅配線を構成する銅膜と第2の絶縁膜との間に銅シリサイド層が介在しているため、銅配線と第2の絶縁膜との密着性が向上する。

【0032】また、第5の半導体装置の製造方法によると、半導体基板上にシリコンを含む反応性ガスからなるプラズマを供給して銅膜の両側面に銅シリサイド層を形成するため、低温で銅シリサイド層を形成できると共に、アモルファス状態の銅シリサイド層を形成することができる。

【0033】本発明に係る第6の半導体装置の製造方法は、半導体基板上の第1の絶縁膜の上に第1のバリア膜、銅膜及び第2のバリア膜を順次堆積する工程と、第1のバリア膜、銅膜及び第2のバリア膜をパターンニングすることにより、第1のバリア膜、銅膜及び第2のバリア膜からなる銅配線を形成する工程と、半導体基板上に

10

20

30

40

50

シリコンを含む第1の反応性ガスからなるプラズマを供給して、銅配線を構成する銅膜の両側面に銅シリサイド層を形成する工程と、半導体基板上に第1の反応性ガスに窒素成分を含むガスが添加されてなる第2の反応性ガスからなるプラズマを供給して、銅配線の上及び銅シリサイド層の表面を含む第1の絶縁膜の上にシリコン窒化膜からなる第2の絶縁膜を堆積する工程とを備えている。

【0034】第6の半導体装置の製造方法によると、銅配線の上にシリコン窒化膜からなる第2の絶縁膜が堆積されているため、半導体素子形成時の熱処理により銅配線中の銅原子が第2の絶縁膜中へ拡散することを抑制できる。また、銅配線を構成する銅膜とシリコン窒化膜からなる第2の絶縁膜との間に銅シリサイド層が介在しているため、銅配線と第2の絶縁膜との密着性が向上する。

【0035】また、第6の半導体装置の製造方法によると、半導体基板上にシリコンを含む第1の反応性ガスからなるプラズマを供給して銅膜の両側面に銅シリサイド層を形成した後、第1の反応性ガスに窒素成分を含むガスが添加されてなる第2の反応性ガスからなるプラズマを供給して、第1の絶縁膜の上にシリコン窒化膜からなる第2の絶縁膜を堆積するため、低温で銅シリサイド層を形成できると共に、アモルファス状態の銅シリサイド層を形成することができ、さらに、従来の方法に比べて工程数の増加を招くことなくシリコン窒化膜からなる第2の絶縁膜を堆積することができる。

【0036】第1、第3、第4又は第6の半導体装置の製造方法において、第1の反応性ガスは SiH_4 、ガス、 Si_2H_6 、ガス又は SiH_2F_2 、ガスであることが好ましい。

【0037】第2又は第5の半導体装置の製造方法において、反応性ガスは SiH_4 、ガス、 Si_2H_6 、ガス又は SiH_2F_2 、ガスであることが好ましい。

【0038】第2又は第5の半導体装置の製造方法において、反応性ガスには窒素成分又は酸素成分を含むガスが添加されており、銅シリサイド層には窒素成分又は酸素成分が含まれていることが好ましい。

【0039】第3又は第6の半導体装置の製造方法において、第1の反応性ガスには窒素成分又は酸素成分を含むガスが添加されており、銅シリサイド層には窒素成分又は酸素成分が含まれていることが好ましい。

【0040】第4～第6の半導体装置の製造方法において、パターンニングされた第1のバリア膜の幅はパターンニングされた銅膜の幅よりも大きいことが好ましい。

【0041】本発明に係る第1の半導体装置は、半導体基板上の第1の絶縁膜に形成された配線溝に埋め込まれたバリア膜及び銅膜からなる銅配線と、該銅配線を構成する銅膜の上面に形成された銅シリサイド層と、該銅シリサイド層の上を含む第1の絶縁膜の上に形成された第

2の絶縁膜と、該第2の絶縁膜における銅配線の上側部分に形成され、シリコンがリッチであるシリコンリッチ領域とを備えている。

【0042】本発明に係る第2の半導体装置は、半導体基板上の第1の絶縁膜に形成された配線溝に埋め込まれたバリア膜及び銅膜からなる銅配線と、該銅配線を構成する銅膜の上面に形成された銅と銅以外の他の金属との化合物層と、該化合物層の上を含む第1の絶縁膜の上に形成された第2の絶縁膜と、該第2の絶縁膜における銅配線の上側部分に形成され、他の金属がリッチである金属リッチ領域とを備えている。

【0043】本発明に係る第3の半導体装置は、半導体基板上の第1の絶縁膜の上に形成された、第1のバリア膜、銅膜及び第2のバリア膜からなる銅配線と、該銅配線を構成する銅膜の両側面に形成された銅シリサイド層と、銅配線の上を含む第1の絶縁膜の上に形成された第2の絶縁膜と、該第2の絶縁膜における銅配線の近傍部に形成され、シリコンがリッチであるシリコンリッチ領域とを備えている。

【0044】本発明に係る第4の半導体装置は、半導体基板上の第1の絶縁膜の上に形成された、バリア膜及び銅膜からなる銅配線と、該銅配線の上に形成され、銅配線と同じパターン形状を有する第2の絶縁膜と、銅配線を構成する銅膜の両側面に形成された銅シリサイド層と、銅配線及び第2の絶縁膜の上を含む第1の絶縁膜の上に形成された第3の絶縁膜と、該第3の絶縁膜における銅配線の両側部に形成され、シリコンがリッチであるシリコンリッチ領域とを備えている。

【0045】本発明に係る第5の半導体装置は、半導体基板上の第1の絶縁膜の上に形成された、第1のバリア膜、銅膜及び第2のバリア膜からなる銅配線と、該銅配線を構成する銅膜の両側面に形成された銅と銅以外の他の金属との化合物層と、銅配線の上を含む第1の絶縁膜の上に形成された第2の絶縁膜と、該第2の絶縁膜における銅配線の近傍部に形成され、他の金属がリッチである金属リッチ領域とを備えている。

【0046】本発明に係る第7の半導体装置の製造方法は、半導体基板上の第1の絶縁膜に配線溝を形成した後、該配線溝を含む第1の絶縁膜上にバリア膜及び銅膜を順次堆積する工程と、バリア膜及び銅膜における第1の絶縁膜の上に露出している部分を除去して、配線溝内に埋め込まれているバリア膜及び銅膜からなる銅配線を形成する工程と、該銅配線を構成する銅膜の上にシリコン膜を堆積する工程と、該シリコン膜の上を含む第1の絶縁膜の上に第2の絶縁膜を堆積する工程と、半導体基板に対して熱処理を行なって、銅配線を構成する銅膜の上面に銅シリサイド層を形成すると共に第2の絶縁膜における銅配線の上側部分にシリコンがリッチであるシリコンリッチ領域を形成する工程とを備えている。

【0047】第7の半導体装置の製造方法によると、銅

配線を構成する銅膜の上にシリコン膜及び第2の絶縁膜を順次堆積した後、半導体基板に対して熱処理を行なうので、銅配線を構成する銅膜の上面に銅シリサイド層を形成することができると共に第2の絶縁膜における銅配線の上側部分にシリコンリッチ領域を形成することができる。

【0048】本発明に係る第8の半導体装置の製造方法は、半導体基板上の第1の絶縁膜に配線溝を形成した後、該配線溝を含む第1の絶縁膜上にバリア膜及び銅膜を順次堆積する工程と、バリア膜及び銅膜における第1の絶縁膜の上に露出している部分を除去して、配線溝内に埋め込まれているバリア膜及び銅膜からなる銅配線を形成する工程と、該銅配線を構成する銅膜の上に銅以外の他の金属からなる金属膜を堆積する工程と、該金属膜の上を含む第1の絶縁膜の上に第2の絶縁膜を堆積する工程と、半導体基板に対して熱処理を行なって、銅配線を構成する銅膜の上面に銅と他の金属との化合物層を形成すると共に第2の絶縁膜における銅配線の上側部分に他の金属がリッチである金属リッチ領域を形成する工程とを備えている。

【0049】第8の半導体装置の製造方法によると、銅配線を構成する銅膜の上に銅以外の他の金属からなる金属膜及び第2の絶縁膜を順次堆積した後、半導体基板に対して熱処理を行なうので、銅配線を構成する銅膜の上面に銅と他の金属との化合物層を形成することができると共に第2の絶縁膜における銅配線の上側部分に金属リッチ領域を形成することができる。

【0050】本発明に係る第9の半導体装置の製造方法は、半導体基板上の第1の絶縁膜の上に第1のバリア膜、銅膜及び第2のバリア膜を順次堆積する工程と、第1のバリア膜、銅膜及び第2のバリア膜をパターンニングすることにより、第1のバリア膜、銅膜及び第2のバリア膜からなる銅配線を形成する工程と、該銅配線の表面にシリコン膜を堆積する工程と、該シリコン膜の上を含む第1の絶縁膜の上に第2の絶縁膜を堆積する工程と、半導体基板に対して熱処理を行なって、銅配線を構成する銅膜の両側面に銅シリサイド層を形成すると共に第2の絶縁膜における銅配線の近傍部にシリコンがリッチであるシリコンリッチ領域を形成する工程とを備えている。

【0051】第9の半導体装置の製造方法によると、銅配線の表面にシリコン膜及び第2の絶縁膜を順次堆積した後、半導体基板に対して熱処理を行なうので、銅配線を構成する銅膜の両側面に銅シリサイド層を形成することができると共に第2の絶縁膜における銅配線の近傍部にシリコンリッチ領域を形成することができる。

【0052】本発明に係る第10の半導体装置の製造方法は、半導体基板上の第1の絶縁膜の上にバリア膜、銅膜及び第2の絶縁膜を順次堆積する工程と、バリア膜、銅膜及び第2の絶縁膜をパターンニングすることにより、

バリア膜及び銅膜からなる銅配線を形成する工程と、該銅配線の両側面にシリコン膜を堆積する工程と、パターン化された第2の絶縁膜の上及びシリコン膜の表面を含む第1の絶縁膜の上に第3の絶縁膜を堆積する工程と、半導体基板に対して熱処理を行なって、銅配線を構成する銅膜の両側面に銅シリサイド層を形成すると共に第3の絶縁膜における銅配線の両側部にシリコンがリッチであるシリコンリッチ領域を形成する工程とを備えている。

【0053】第10の半導体装置の製造方法によると、銅配線の両側面にシリコン膜を堆積した後、第2の絶縁膜の上及びシリコン膜の表面に第3の絶縁膜を堆積し、その後、半導体基板に対して熱処理を行なうので、銅配線を構成する銅膜の両側面に銅シリサイドを形成することができると共に第3の絶縁膜における銅配線の両側部にシリコンリッチ領域を形成することができる。

【0054】本発明に係る第11の半導体装置の製造方法は、半導体基板上の第1の絶縁膜の上に第1のバリア膜、銅膜及び第2のバリア膜を順次堆積する工程と、第1のバリア膜、銅膜及び第2のバリア膜をパターンニングすることにより、第1のバリア膜、銅膜及び第2のバリア膜からなる銅配線を形成する工程と、該銅配線の表面に銅以外の金属からなる金属膜を堆積する工程と、該金属膜の上を含む第1の絶縁膜の上に第2の絶縁膜を堆積する工程と、半導体基板に対して熱処理を行なって、銅配線を構成する銅膜の両側面に銅と他の金属との化合物層を形成すると共に第2の絶縁膜における銅配線の近傍部に他の金属がリッチである金属リッチ領域を形成する工程とを備えている。

【0055】第11の半導体装置の製造方法によると、銅配線の表面に銅以外の他の金属からなる金属膜及び第2の絶縁膜を順次堆積した後、半導体基板に対して熱処理を行なうので、銅配線を構成する銅膜の両側面に銅と他の金属との化合物層を形成することができると共に第2の絶縁膜における銅配線の近傍部に金属リッチ領域を形成することができる。

【0056】第7～第11の半導体装置の製造方法において、半導体基板に対する熱処理の温度は400℃以上であることが好ましい。

【0057】第7、第9及び第10の半導体装置の製造方法において、シリコン膜を堆積する工程は、半導体基板上にSiH₄ガス、Si₂H₆ガス又はSiH₂F₆ガスからなる反応性ガスを供給する工程を含むことが好ましい。

【0058】

【発明の実施の形態】（第1の実施形態）以下、本発明の第1の実施形態に係る半導体装置及びその製造方法について、図1(a)、(b)及び図2(a)、(b)を参照しながら説明する。

【0059】まず、図1(a)に示すように、シリコン

からなる半導体基板100の上に例えばシリコン酸化膜からなる第1の絶縁膜101を堆積した後、該第1の絶縁膜101に配線溝102を形成する。その後、配線溝102を含む第1の絶縁膜101の上に、窒化チタン膜又は窒化タンタル膜等からなるバリア膜103及び銅膜104を順次堆積する。バリア膜103は、銅膜104中の銅原子が第1の絶縁膜101中へ拡散することを防止する。

【0060】次に、図1(b)に示すように、バリア膜103及び銅膜104における第1の絶縁膜101の上に露出している部分を例えばCMP法により除去して、配線溝102の内部にバリア膜103及び銅膜104からなる銅配線105を形成する。

【0061】次に、図2(a)に示すように、半導体基板100を、高周波電力供給源106に接続されている下部電極107を下部に有すると共に接地されている上部電極108を上部に有する低圧チャンパー内の下部電極107の上に保持する。その後、低圧チャンパー内を例えば400℃程度の温度下に保持しつつ、半導体基板100の表面に第1の反応性ガスとしての希釈されたSiH₄、ガス109を供給することにより、銅配線105を構成する銅膜104の表面にのみ銅シリサイド層110を選択的に形成する。

【0062】次に、図2(b)に示すように、低圧チャンパー内に第2の反応性ガスとしてのSiH₄、とNH₃、との混合ガス111を導入すると共に高周波電力供給源106から下部電極107に高周波電力を供給して、SiH₄、とNH₃、との混合ガス111をプラズマ化する。このようにすると、SiH₄、とNH₃、との混合ガス111からなるプラズマにより、銅配線105の上を含む絶縁膜101の上にシリコン窒化膜からなる第2の絶縁膜112が堆積される。

【0063】第1の実施形態によると、銅配線105の上にシリコン窒化膜から第2の絶縁膜112が堆積されているため、半導体素子形成時の熱処理により銅配線105から第2の絶縁膜112中へ銅原子が拡散することを抑制できるので、配線間にリーク電流が発生することを防止できる。また、銅配線105と第2の絶縁膜112との間に銅シリサイド層110が介在しているため、銅配線105と第2の絶縁膜112との密着性が向上して銅配線105と第2の絶縁膜112との界面にボイドが発生することを防止できるので、銅配線105のエレクトロマイグレーション耐性を向上することができる。

【0064】また、第1の実施形態によると、低圧チャンパー内に第1の反応性ガスとしてのSiH₄、ガス109を導入して銅シリサイド層110を形成した後、第2の反応性ガスとしてのSiH₄、とNH₃、との混合ガス111を導入してシリコン窒化膜112を堆積するので、つまり、銅シリサイド層110を形成するためのSiH₄、ガス109にNH₃、ガスを付加することにより、シリ

コン窒化膜からなる第2の絶縁膜112を堆積することができる。従来、銅配線の上にシリコン窒化膜を堆積する場合には、反応性の低いNH₃、ガスを導入しておいてから、NH₃、ガスに反応性の高いSiH₄、ガスを付加しているが、第1の実施形態によると、従来に比べて導入するガスの順序を入れ替えるだけで、つまりプロセスステップの増加を招くことなく、銅配線105と第2の絶縁膜112との密着性を向上するための銅シリサイド層110を形成することができると共に、銅配線105から第2の絶縁膜112中へ銅原子が拡散することを抑制するためのシリコン窒化膜からなる第2の絶縁膜112を形成することができる。

【0065】(第1の実施形態の変形例) 第1の実施形態の変形例に係る半導体装置の製造方法は、図2(a)に示した半導体基板100の表面に第1の反応性ガスとしての希釈されたSiH₄、ガス109を供給する工程を、高周波電力供給源106から下部電極107に高周波電力を供給しながら行なうものである。

【0066】このようにすると、導入されたSiH₄、ガス109がプラズマ化する。SiH₄、ガス109からなるプラズマ中においてはSiH₃・等の活性な反応種が存在するので、銅膜104の表面部のシリサイド化を第1の実施形態に比べて低い温度下において進行させることができる。また、SiH₄、ガス109からなるプラズマ中のSiH₃・イオンを銅膜104の表面部に入射させることによって、銅シリサイド層110を形成できるため、銅膜104の表面にアモルファス化した銅シリサイド層110を形成することができる。従って、銅配線105と第2の絶縁膜112との密着性が向上して銅配線105と第2の絶縁膜112との界面にボイドが発生することを防止できると共に、アモルファス化した銅シリサイド層110においては、結晶状態の銅シリサイド層における場合よりも銅原子が移動しにくくなるため、エレクトロマイグレーション耐性が一層向上する。

【0067】(第2の実施形態) 以下、本発明の第2の実施形態に係る半導体装置及びその製造方法について、図3(a)、(b)及び図4(a)、(b)を参照しながら説明する。

【0068】まず、図3(a)に示すように、シリコンからなる半導体基板200の上に例えばシリコン酸化膜からなる第1の絶縁膜201を堆積した後、該第1の絶縁膜201に配線溝202を形成する。その後、配線溝202を含む第1の絶縁膜201の上に、窒化チタン膜又は窒化タンタル膜等からなるバリア膜203及び銅膜204を順次堆積する。

【0069】次に、図3(b)に示すように、バリア膜203及び銅膜204における第1の絶縁膜201の上に露出している部分を例えばCMP法により除去して、配線溝202の内部にバリア膜203及び銅膜204からなる銅配線205を形成する。

【0070】次に、図4(a)に示すように、半導体基板200を、高周波電力供給源206に接続されている下部電極207を下部に有すると共に接地されている上部電極208を上部に有する低圧チャンバー内の下部電極207の上に保持する。その後、低圧チャンバー内を例えば400℃程度の温度下に保持した状態で、低圧チャンバー内に第1の反応性ガスとしてのSiH₄とN₂との混合ガス209を導入すると共に高周波電力供給源206から下部電極207に高周波電力を供給して、SiH₄とN₂との混合ガス209をプラズマ化する。このようにすると、銅配線205を構成する銅膜204の表面にのみ、アモルファス化した窒素含有銅シリサイド層210が選択的に形成される。

【0071】次に、図4(b)に示すように、低圧チャンバー内に第2の反応性ガスとしてのSiH₄とNH₃との混合ガス211を導入すると共に高周波電力供給源206から下部電極207に高周波電力を供給して、SiH₄とNH₃との混合ガス211をプラズマ化する。このようにすると、SiH₄とNH₃との混合ガス211からなるプラズマにより、銅配線205の上を含む第1の絶縁膜201の上にシリコン窒化膜からなる第2の絶縁膜212を堆積する。

【0072】第2の実施形態によると、SiH₄⁺イオンのほかにN₂⁺イオンが銅膜204の表面部に入射するので、銅膜204の表面にアモルファス化した窒素含有銅シリサイド層210を形成することができ、アモルファス化した窒素含有銅シリサイド層210に含まれる窒素原子はシリコン原子と結合して銅原子の拡散を防止する。

【0073】従って、第2の実施形態によると、銅配線205とシリコン窒化膜からなる第2の絶縁膜212との間にアモルファス化した窒素含有銅シリサイド層210が介在しているので、銅配線205における第2の絶縁膜212との界面での銅原子のエレクトロマイグレーション現象をより確実に防止することができる。

【0074】(第3の実施形態)以下、本発明の第3の実施形態に係る半導体装置及びその製造方法について、図5(a)、(b)及び図6(a)、(b)を参照しながら説明する。

【0075】まず、図5(a)に示すように、シリコンからなる半導体基板300の上に例えばシリコン酸化膜からなる第1の絶縁膜301を堆積した後、該第1の絶縁膜301の上に、窒化チタン膜又は窒化タンタル膜等からなる第1のバリア膜302、銅膜303及び窒化チタン膜又は窒化タンタル膜等からなる第2のバリア膜304を順次堆積する。その後、第2のバリア膜304の上にレジストパターン305を形成する。

【0076】次に、図5(b)に示すように、第1のバリア膜302、銅膜303及び第2のバリア膜304に対してレジストパターン305をマスクとし、Cl₂、ガ

ス又はN₂、SiCl₄、及びNH₃の混合ガスからなるエッチングガスを用いて反応性イオンエッチングを行なって銅配線306を形成する。この場合、銅膜303の幅寸法を第1のバリア膜302の幅寸法よりも、後に形成する銅シリサイド層311(図6(a)を参照)の厚さの2倍分だけ小さくしておく。

【0077】次に、図6(a)に示すように、半導体基板300を、高周波電力供給源307に接続されている下部電極308を下部に有すると共に接地されている上部電極309を上部に有する低圧チャンバー内の下部電極308の上に保持する。その後、低圧チャンバー内を例えば400℃程度の温度下に保持した状態で、低圧チャンバー内に第1の反応性ガスとしてのSiH₄、ガス309を導入すると共に高周波電力供給源307から下部電極308に高周波電力を供給する。このようにすると、SiH₄、ガス309からなるプラズマにより、銅膜303の両側面に選択的に銅シリサイド層311が形成される。この場合、SiH₄、ガス309からなるプラズマ中においてはSi₂H₅⁺等の活性な反応種が存在するので、銅膜303の表面部のシリサイド化を低温で進行させることができる。

【0078】次に、図6(b)に示すように、低圧チャンバー内に第2の反応性ガスとしてのSiH₄とNH₃との混合ガス312を導入すると共に高周波電力供給源307から下部電極308に高周波電力を供給して、SiH₄とNH₃との混合ガス312をプラズマ化する。このようにすると、SiH₄とNH₃との混合ガス312からなるプラズマにより、銅配線306の上を含む第1の絶縁膜301の上にシリコン窒化膜からなる第2の絶縁膜313が堆積される。この場合、銅膜303の幅寸法を第1のバリア膜302の幅寸法よりも銅シリサイド層311の厚さの2倍分だけ小さくしているため、第1のバリア膜302と第2の絶縁膜313との間にボイドが形成されないため、後工程でボイドに起因する不良が発生する事態を防止できる。

【0079】第3の実施形態によると、第1の実施形態に比べて低い温度下において且つSiH₄、ガスからなるプラズマ中のSiH₄⁺を銅膜303の表面部に入射させることによって、銅シリサイド層311を形成できるため、銅膜303の表面にアモルファス化した銅シリサイド層311を形成することができる。このため、銅配線306における第2の絶縁膜313との界面での銅原子のエレクトロマイグレーションによる移動をより一層確実に抑制することができる。

【0080】(第4の実施形態)以下、本発明の第4の実施形態に係る半導体装置及びその製造方法について、図7(a)～(c)及び図8(a)、(b)を参照しながら説明する。

【0081】まず、図7(a)に示すように、シリコンからなる半導体基板400の上に例えばシリコン酸化膜

10

20

30

40

50

からなる第1の絶縁膜401を堆積した後、該第1の絶縁膜401に配線溝402を形成する。その後、配線溝402を含む第1の絶縁膜401の上に、窒化チタン膜又は窒化タンタル膜等からなるバリア膜403及び銅膜404を順次堆積する。

【0082】次に、図7(b)に示すように、バリア膜403及び銅膜404における第1の絶縁膜401の上に露出している部分を例えばCMP法により除去して、配線溝402の内部にバリア膜403及び銅膜404からなる銅配線405を形成する。

【0083】次に、図7(c)に示すように、半導体基板400を例えば350℃の温度下に保持すると共に、半導体基板400の表面にSiH₄ガス406を供給することにより、銅配線405を構成する銅膜404の表面にのみシリコン膜407を選択的に形成する。この場合、シリコン膜407は絶縁性であるから、第1の絶縁膜401の上にシリコン膜407が形成されても特に問題は起きないが、問題が起きる場合には、第1の絶縁膜401の上に形成されているシリコン膜407をCMP法等により除去する。

【0084】次に、図8(a)に示すように、シリコン膜407の上を含む第1の絶縁膜401の上に例えばシリコン窒化膜からなる第2の絶縁膜408を堆積する。

【0085】次に、半導体基板400に対して400℃程度以上の温度の熱処理を行なう。このようにすると、図8(b)に示すように、銅膜404の表面部がシリサイド化して銅膜404の表面に銅シリサイド層409が形成されると共に、第2の絶縁膜408における銅配線405の近傍部にシリコンが拡散してシリコンリッチな領域408aが形成される。

【0086】第4の実施形態によると、第2の絶縁膜408における銅配線405の近傍部にシリコンリッチな領域408aが形成されているため、銅シリサイド層409と第2の絶縁膜408との密着性が向上すると共に、銅シリサイド層409中の銅原子のエレクトロマイグレーションによる移動が抑制されるので、銅配線405における第2の絶縁膜408との界面でのエレクトロマイグレーション現象を防止することができる。

【0087】(第5の実施形態)以下、本発明の第5の実施形態に係る半導体装置及びその製造方法について、図9(a)～(c)及び図10(a)、(b)を参照しながら説明する。

【0088】まず、図9(a)に示すように、シリコンからなる半導体基板500の上に例えばシリコン酸化膜からなる第1の絶縁膜501を堆積した後、該第1の絶縁膜501に配線溝502を形成する。その後、配線溝502を含む第1の絶縁膜501の上に、窒化チタン膜又は窒化タンタル膜等からなるバリア膜503及び銅膜504を順次堆積する。

【0089】次に、図9(b)に示すように、バリア膜

503及び銅膜504における第1の絶縁膜501の上に露出している部分を例えばCMP法により除去して、配線溝502の内部にバリア膜503及び銅膜504からなる銅配線505を形成する。

【0090】次に、図9(c)に示すように、半導体基板500を例えば200℃の温度下に保持すると共に、半導体基板500の表面にDMAH(ジメチルアルミニウムハイドライド)ガス506を供給することにより、銅配線505を構成する銅膜504の表面にのみアルミニウム膜507を選択的に形成する。この場合、第1の絶縁膜501の上にアルミニウム膜507が形成されている場合には、第1の絶縁膜501の上に形成されているアルミニウム膜507をCMP法等により除去する。

【0091】次に、図10(a)に示すように、アルミニウム膜507の上を含む第1の絶縁膜501の上に例えばシリコン窒化膜からなる第2の絶縁膜508を堆積する。

【0092】次に、半導体基板500に対して400℃程度以上の温度の熱処理を行なう。このようにすると、図10(b)に示すように、銅膜504とアルミニウム膜507とが反応して銅膜504の表面にAl₂Cu₃からなるCu-Al化合物層509が形成されると共に、第2の絶縁膜508における銅配線505の近傍部にアルミニウムが拡散してアルミニウムリッチな領域508aが形成される。

【0093】第5の実施形態によると、第2の絶縁膜508における銅配線505の近傍部にアルミニウムリッチな領域508aが形成されているため、Cu-Al化合物層509と第2の絶縁膜508との密着性が向上すると共に、Cu-Al化合物層509中の銅原子のエレクトロマイグレーションによる移動が抑制されるので、銅配線505における第2の絶縁膜508との界面でのエレクトロマイグレーション現象を防止することができる。

【0094】尚、第5の実施形態においては、半導体基板500の表面にDMAHガス506を供給して銅膜504の表面にアルミニウム膜507を形成したが、これに代えて、半導体基板500の表面にSiH₄とWF₆との混合ガスを供給して銅膜504の表面にタングステン層を形成してもよい。このようにすると、半導体基板500に対する熱処理によって、Cu-Al化合物層509に代えて、CuとWとが相互に拡散したCu-W拡散層が形成されるので、銅配線505における第2の絶縁膜508との界面でのエレクトロマイグレーション現象を防止することができる。

【0095】(第6の実施形態)以下、本発明の第6の実施形態に係る半導体装置及びその製造方法について、図11(a)～(c)及び図12(a)、(b)を参照しながら説明する。

【0096】まず、図11(a)に示すように、シリコ

10

20

30

40

50

ンからなる半導体基板600の上に例えばシリコン酸化膜からなる第1の絶縁膜601を堆積した後、該第1の絶縁膜601の上に、窒化チタン膜又は窒化タンタル膜等からなる第1のバリア膜602、銅膜603及び窒化チタン膜又は窒化タンタル膜等からなる第2のバリア膜604を順次堆積する。その後、第2のバリア膜604の上にレジストパターン605を形成する。

【0097】次に、図11(b)に示すように、第1のバリア膜602、銅膜603及び第2のバリア膜604に対してレジストパターン605をマスクとし、 Cl_2 、ガス又は N_2 、 $SiCl_4$ 、及び NH_3 の混合ガスからなるエッチングガスを用いて反応性イオンエッチングを行なって銅配線606を形成する。

【0098】次に、図11(c)に示すように、半導体基板600を350℃程度の温度下に保持した状態で、半導体基板600の表面に SiH_4 、ガス607を供給することにより、銅配線606の表面にシリコン膜608を選択的に形成する。

【0099】次に、図12(a)に示すように、シリコン膜608の上を含む第1の絶縁膜601の上に例えばシリコン窒化膜からなる第2の絶縁膜609を堆積する。

【0100】次に、半導体基板600に対して400℃程度以上の温度の熱処理を行なう。このようにすると、図12(b)に示すように、銅膜604の両側面に銅シリサイド層610が形成されると共に、第2の絶縁膜609における銅配線606の近傍部にシリコンが拡散してシリコンリッチな領域609aが形成される。

【0101】第6の実施形態によると、第2の絶縁膜609における銅配線606の近傍部にシリコンリッチな領域609aが形成されているため、銅シリサイド層610と第2の絶縁膜609との密着性が向上すると共に、銅シリサイド層610中の銅原子のエレクトロマイグレーションによる移動が抑制されるので、銅配線606における第2の絶縁膜609との界面でのエレクトロマイグレーション現象を防止することができる。

【0102】(第7の実施形態)以下、本発明の第7の実施形態に係る半導体装置及びその製造方法について、図13(a)～(c)及び図14(a)、(b)を参照しながら説明する。

【0103】まず、図13(a)に示すように、シリコンからなる半導体基板700の上に例えばシリコン酸化膜からなる第1の絶縁膜701を堆積した後、該第1の絶縁膜701の上に、窒化チタン膜又は窒化タンタル膜等からなるバリア膜702、銅膜703及びシリコン窒化膜704を順次堆積する。その後、シリコン窒化膜704の上にレジストパターン705を形成する。

【0104】次に、図13(b)に示すように、バリア膜702、銅膜703及びシリコン窒化膜704に対してレジストパターン705をマスクとしてドライエッチ

ングを行なって、バリア膜702及び銅膜703からなる銅配線706を形成すると共に、銅配線706の上にパターン化されたシリコン窒化膜704を形成する。

【0105】次に、図13(c)に示すように、半導体基板700を350℃程度の温度下に保持した状態で、半導体基板700の表面に SiH_4 、ガス707を供給することにより、銅配線706の両側面にシリコン膜708を選択的に形成する。

【0106】次に、図14(a)に示すように、シリコン窒化膜704及びシリコン膜708の上を含む第1の絶縁膜701の上に例えばシリコン窒化膜からなる第2の絶縁膜709を堆積する。

【0107】次に、半導体基板700に対して400℃程度以上の温度の熱処理を行なう。このようにすると、図14(b)に示すように、銅膜703の両側面に銅シリサイド層710が形成されると共に、第2の絶縁膜709における銅配線706の両側部近傍にシリコンが拡散してシリコンリッチな領域709aが形成される。

【0108】第7の実施形態によると、第2の絶縁膜709における銅配線706の両側部近傍にシリコンリッチな領域709aが形成されているため、銅シリサイド層710と第2の絶縁膜609との密着性が向上すると共に、銅シリサイド層710中の銅原子のエレクトロマイグレーションによる移動が抑制されるので、銅配線706における第2の絶縁膜609との界面でのエレクトロマイグレーション現象を防止することができる。

【0109】また、第7の実施形態によると、シリコン窒化膜704の上にはシリコン膜708が形成されていないため、第6の実施形態に比べて銅配線706の高さを低減できるので、多層配線構造を形成する場合の加工が容易になる。

【0110】(第8の実施形態)以下、本発明の第8の実施形態に係る半導体装置及びその製造方法について、図15(a)～(c)及び図16(a)、(b)を参照しながら説明する。

【0111】まず、図15(a)に示すように、シリコンからなる半導体基板800の上に例えばシリコン酸化膜からなる第1の絶縁膜801を堆積した後、該第1の絶縁膜801の上に、窒化チタン膜又は窒化タンタル膜等からなる第1のバリア膜802、銅膜803及び窒化チタン膜又は窒化タンタル膜等からなる第2のバリア膜804を順次堆積する。その後、第2のバリア膜804の上にレジストパターン805を形成する。

【0112】次に、図15(b)に示すように、第1のバリア膜802、銅膜803及び第2のバリア膜804に対してレジストパターン805をマスクとし、 Cl_2 、ガス又は N_2 、 $SiCl_4$ 、及び NH_3 の混合ガスからなるエッチングガスを用いて反応性イオンエッチングを行なって銅配線806を形成する。

【0113】次に、図15(c)に示すように、半導体

基板800を200℃程度の温度下に保持した状態で、半導体基板800の表面にDMAHガス807を供給することにより、銅配線806の表面にアルミニウム膜808を選択的に形成する。

【0114】次に、図16(a)に示すように、アルミニウム膜808の上を含む第1の絶縁膜801の上に例えばシリコン窒化膜からなる第2の絶縁膜809を堆積する。

【0115】次に、半導体基板800に対して400℃程度以上の温度の熱処理を行なう。このようにすると、図16(b)に示すように、銅膜803とアルミニウム膜808とが反応して銅膜803の両側面にAl₂CuからなるCu-Al化合物層810が形成されると共に、第2の絶縁膜809における銅配線806の近傍部にアルミニウムが拡散してアルミニウムリッチな領域809aが形成される。

【0116】第8の実施形態によると、第2の絶縁膜809における銅配線806の近傍部にアルミニウムリッチな領域809aが形成されているため、Cu-Al化合物層810と第2の絶縁膜809との密着性が向上すると共に、Cu-Al化合物層810中の銅原子の電

【0117】尚、第8の実施形態においては、半導体基板800の表面にDMAHガス807を供給して銅配線806の表面にアルミニウム膜808を形成したが、これに代えて、CVD法等により銅配線806の表面に例えばタンタル膜を形成してもよい。この場合には、Cu-Al化合物層810に代えて、CuとTaとが相互に拡散したCu-Ta拡散層が形成されるので、銅配線806における第2の絶縁膜809との界面での電

【0118】また、第1の実施形態及びその変形例、第2の実施形態並びに第3の実施形態においては、第1の反応性ガスとしてSiH₄ガスをを用いたが、これに代えて、Si₂H₆ガス又はSiH₂F₆ガスをを用いてもよい。

【0119】また、第4、第6及び第7の実施形態においては、半導体基板の表面にSiH₄ガスを供給することにより銅配線の表面にシリコン膜を形成したが、これに代えて、半導体基板の表面にSi₂H₆ガス又はSiH₂F₆ガスを供給してもよい。

【0120】また、第1～第8の実施形態においては、銅膜としては純銅又は銅合金を用いることができると共に、配線溝を含む第1の絶縁膜の上への銅膜の堆積方法としては、配線溝への充填が可能であれば、電解メッキ法、スパッタリング法とリフロー法との組み合わせ、又はイオンブレーティング法等を適宜用いることができる。

【0121】また、第1～第8の実施形態においては、バリア膜としては、Ti、V、Cr、Zr、Nb、Mo、Ta、Hf、W、これらの金属とSi、B、C若しくはNとの化合物、又はこれらの金属を含有する合金等を用いてもよい。

【0122】また、第1～第6及び第8の実施形態においては、第2の絶縁膜としてはシリコン窒化膜を用い、また、第7の実施形態においては、第2及び第3の絶縁膜としてはシリコン窒化膜を用いたが、これに代えて、塗布膜、シリコン酸化膜又はCを含む誘電率の低いCVD膜等を用いてもよい。

【0123】

【発明の効果】第1の半導体装置の製造方法によると、半導体基板上にシリコンを含む第1の反応性ガスを供給して銅配線を構成する銅膜の上面に銅シリサイド層を形成した後、第1の反応性ガスに窒素成分を含むガスが添加されてなる第2の反応性ガスを供給して銅シリサイド層の上にシリコン窒化膜からなる第2の絶縁膜を堆積するため、従来から行なわれている半導体基板上にシリコン窒化膜を堆積する方法に比べて工程数の増加を招くことなく、半導体素子形成時の熱処理により銅配線中の銅原子が第2の絶縁膜中へ拡散することを抑制できるので、配線間におけるリーク電流の発生を防止することができると共に、銅配線と第2の絶縁膜との密着性を向上して銅配線と第2の絶縁膜との界面にボイドが発生することを防止できるので、銅配線の電

【0124】第2の半導体装置の製造方法によると、半導体基板上にシリコンを含む反応性ガスからなるプラズマを供給して銅配線を構成する銅膜の上面に銅シリサイド層を形成するため、低温で銅シリサイド層を形成できると共に、結晶状態に比べて銅原子が移動しにくいアモルファス状態の銅シリサイド層を形成できるので、銅配線の電

【0125】第3の半導体装置の製造方法によると、半導体基板上にシリコンを含む第1の反応性ガスからなるプラズマを供給して銅配線を構成する銅膜の上面に銅シリサイド層を形成した後、第1の反応性ガスに窒素成分を含むガスが添加されてなる第2の反応性ガスからなるプラズマを供給して、銅シリサイド層の上にシリコン窒化膜からなる第2の絶縁膜を堆積するため、従来から行なわれている半導体基板上にシリコン窒化膜を堆積する方法に比べて工程数の増加を招くことなく、半導体素子形成時の熱処理により銅配線中の銅原子が第2の絶縁膜中へ拡散することを抑制できるので、配線間におけるリーク電流の発生を防止することができると共に、銅配線と第2の絶縁膜との密着性を向上して銅配線と第2の絶縁膜との界面にボイドが発生することを防止できるので、銅配線の電

せることができる上に、銅膜の上面に、結晶状態に比べて銅原子が移動しにくいアモルファス状態の銅シリサイド層を形成できるので、銅配線のエレクトロマイグレーション耐性を一層向上させることができる。

【0126】第4の半導体装置の製造方法によると、半導体基板上にシリコンを含む第1の反応性ガスを供給して銅配線を構成する銅膜の両側面に銅シリサイド層を形成した後、第1の反応性ガスに窒素成分を含むガスが添加されてなる第2の反応性ガスを供給して銅シリサイド層の上にシリコン窒化膜からなる第2の絶縁膜を堆積するため、従来から行なわれている半導体基板上にシリコン窒化膜を堆積する方法に比べて工程数の増加を招くことなく、半導体素子形成時の熱処理により銅配線中の銅原子が第2の絶縁膜中へ拡散することを抑制できるので、配線間におけるリーク電流の発生を防止することができる。銅配線と第2の絶縁膜との密着性を向上して銅配線と第2の絶縁膜との界面にボイドが発生することを防止できるので、銅配線のエレクトロマイグレーション耐性を向上させることができる。

【0127】第5の半導体装置の製造方法によると、半導体基板上にシリコンを含む反応性ガスからなるプラズマを供給して銅配線を構成する銅膜の両側面に銅シリサイド層を形成するため、低温で銅シリサイド層を形成できると共に、結晶状態に比べて銅原子が移動しにくいアモルファス状態の銅シリサイド層を形成できるので、銅配線のエレクトロマイグレーション耐性を一層向上させることができる。

【0128】第6の半導体装置の製造方法によると、半導体基板上にシリコンを含む第1の反応性ガスからなるプラズマを供給して銅配線を構成する銅膜の両側面に銅シリサイド層を形成した後、第1の反応性ガスに窒素成分を含むガスが添加されてなる第2の反応性ガスからなるプラズマを供給して、銅シリサイド層の上にシリコン窒化膜からなる第2の絶縁膜を堆積するため、従来から行なわれている半導体基板上にシリコン窒化膜を堆積する方法に比べて工程数の増加を招くことなく、半導体素子形成時の熱処理により銅配線中の銅原子が第2の絶縁膜中へ拡散することを抑制できるので、配線間におけるリーク電流の発生を防止することができる。銅配線と第2の絶縁膜との密着性を向上して銅配線と第2の絶縁膜との界面にボイドが発生することを防止できるので、銅配線のエレクトロマイグレーション耐性を向上させることができる上に、銅膜の両側面に、結晶状態に比べて銅原子が移動しにくいアモルファス状態の銅シリサイド層を形成できるので、銅配線のエレクトロマイグレーション耐性を一層向上させることができる。

【0129】第1、第3、第4又は第6の半導体装置の製造方法において、第1の反応性ガスが SiH_4 、ガス、 Si_2H_6 、ガス又は SiH_3F 、ガスであると、銅膜の上面又は両側面に銅シリサイド層を確実に形成することがで

きる。

【0130】第2又は第5の半導体装置の製造方法において、反応性ガスが SiH_4 、ガス、 Si_2H_6 、ガス又は SiH_3F 、ガスであると、銅膜の上面又は両側面に銅シリサイド層を確実に形成することができる。

【0131】第2又は第5の半導体装置の製造方法において、反応性ガスに窒素成分又は酸素成分を含むガスが添加されており、銅シリサイド層に窒素成分又は酸素成分が含まれていると、窒素成分又は酸素成分が含まれている銅シリサイド層は銅原子の移動を阻止する機能が高いので、銅配線のエレクトロマイグレーション耐性をより一層確実に向上させることができる。

【0132】第3又は第6の半導体装置の製造方法において、第1の反応性ガスに窒素成分又は酸素成分を含むガスが添加されており、銅シリサイド層に窒素成分又は酸素成分が含まれていると、窒素成分又は酸素成分が含まれている銅シリサイド層は銅原子の移動を阻止する機能が非常に高いので、銅配線のエレクトロマイグレーション耐性をより一層確実に向上させることができる。

【0133】第4～第6の半導体装置の製造方法において、バタニングされた第1のバリア膜の幅がバタニングされた銅膜の幅よりも大きいと、銅膜の両側面に形成される銅シリサイド層と第1のバリア膜との間に隙間ができ難いため、銅配線と第2の絶縁膜との間にボイドが形成される事態を防止できる。

【0134】第1の半導体装置によると、銅配線を構成する銅膜と第2の絶縁膜との間に銅シリサイド層が介在しているため、銅膜と第2の絶縁膜との密着性が向上して銅膜と第2の絶縁膜との界面にボイドが発生しにくくなるので、銅配線のエレクトロマイグレーション耐性が向上する。また、銅シリサイド層と第2の絶縁膜との間にシリコンリッチ領域が介在しているため、銅シリサイド層と第2の絶縁膜との密着性が向上すると共に、銅シリサイド層中の銅原子のエレクトロマイグレーションによる移動が抑制されるので、銅配線のエレクトロマイグレーション耐性が一層向上する。

【0135】第2の半導体装置によると、銅配線を構成する銅膜と第2の絶縁膜との間に銅と銅以外の他の金属との化合物層が介在しているため、銅膜と第2の絶縁膜との密着性が向上して銅膜と第2の絶縁膜との界面にボイドが発生しにくくなるので、銅配線のエレクトロマイグレーション耐性が向上する。また、銅と銅以外の他の金属との化合物層と第2の絶縁膜との間に金属リッチ領域が介在しているため、銅と銅以外の他の金属との化合物層と第2の絶縁膜との密着性が向上すると共に、銅と銅以外の他の金属との化合物層中の銅原子のエレクトロマイグレーションによる移動が抑制されるので、銅配線のエレクトロマイグレーション耐性が一層向上する。

【0136】第3の半導体装置によると、銅配線を構成する銅膜と第2の絶縁膜との間に銅シリサイド層が介在

しているため、銅膜と第2の絶縁膜との密着性が向上して銅膜と第2の絶縁膜との界面にボイドが発生しにくくなるので、銅配線のエレクトロマイグレーション耐性が向上する。また、銅シリサイド層と第2の絶縁膜との間にシリコンリッチ領域が介在しているため、銅シリサイド層と第2の絶縁膜との密着性が向上すると共に、銅シリサイド層中の銅原子のエレクトロマイグレーションによる移動が抑制されるので、銅配線のエレクトロマイグレーション耐性が一層向上する。

【0137】第4の半導体装置によると、銅配線を構成する銅膜と第3の絶縁膜との間に銅シリサイド層が介在しているため、銅膜と第3の絶縁膜との密着性が向上して銅膜と第3の絶縁膜との界面にボイドが発生しにくくなるので、銅配線のエレクトロマイグレーション耐性が向上する。また、銅シリサイド層と第3の絶縁膜との間にシリコンリッチ領域が介在しているため、銅シリサイド層と第3の絶縁膜との密着性が向上すると共に、銅シリサイド層中の銅原子のエレクトロマイグレーションによる移動が抑制されるので、銅配線のエレクトロマイグレーション耐性が一層向上する。さらに、銅配線の上には第2の絶縁膜が存在しており、これに伴って、銅配線の上にはシリコンリッチ領域が存在していないため、銅配線の高さを低減できるので、多層配線構造を形成する場合の加工が容易になる。

【0138】第5の半導体装置によると、銅配線を構成する銅膜と第2の絶縁膜との間に銅と銅以外の他の金属との化合物層が介在しているため、銅膜と第2の絶縁膜との密着性が向上して銅膜と第2の絶縁膜との界面にボイドが発生しにくくなるので、銅配線のエレクトロマイグレーション耐性が向上する。また、銅と銅以外の他の金属との化合物層と第2の絶縁膜との間に金属リッチ領域が介在しているため、銅と銅以外の他の金属との化合物層と第2の絶縁膜との密着性が向上すると共に、銅と銅以外の他の金属との化合物層中の銅原子のエレクトロマイグレーションによる移動が抑制されるので、銅配線のエレクトロマイグレーション耐性が一層向上する。

【0139】第7の半導体装置の製造方法によると、銅配線を構成する銅膜の上面に銅シリサイド層を形成できると共に第2の絶縁膜における銅配線の上側部分にシリコンリッチ領域を形成できるので、第1の半導体装置を確実に製造することができる。

【0140】第8の半導体装置の製造方法によると、銅配線を構成する銅膜の上面に銅と他の金属との化合物層を形成できると共に第2の絶縁膜における銅配線の上側部分に金属リッチ領域を形成できるので、第2の半導体装置を確実に製造することができる。

【0141】第9の半導体装置の製造方法によると、銅配線を構成する銅膜の両側面に銅シリサイド層を形成できると共に第2の絶縁膜における銅配線の近傍部にシリコンリッチ領域を形成できるので、第3の半導体装置を

確実に製造することができる。

【0142】第10の半導体装置の製造方法によると、銅配線を構成する銅膜の両側面に銅シリサイドを形成できると共に第3の絶縁膜における銅配線の両側部にシリコンリッチ領域を形成できるので、第4の半導体装置を確実に製造することができる。

【0143】第11の半導体装置の製造方法によると、銅配線を構成する銅膜の両側面に銅と他の金属との化合物層を形成できると共に第2の絶縁膜における銅配線の近傍部に金属リッチ領域を形成できるので、第5の半導体装置を確実に製造することができる。

【0144】第7～第11の半導体装置の製造方法において、半導体基板に対する熱処理の温度は400℃以上であると、銅シリサイド層及びシリコンリッチ層、又は銅と他の金属との化合物層及び金属リッチ層を確実に形成することができる。

【0145】第7、第9及び第10の半導体装置の製造方法において、シリコン膜を堆積する工程が、半導体基板上にSiH₄ガス、Si₂H₆ガス又はSiH₂F₆ガスからなる反応性ガスを供給する工程を含むと、銅膜の上面又は両側面に銅シリサイド層を確実に形成することができる。

【図面の簡単な説明】

【図1】(a)、(b)は第1の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図2】(a)、(b)は第1の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図3】(a)、(b)は第2の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図4】(a)、(b)は第2の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図5】(a)、(b)は第3の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図6】(a)、(b)は第3の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図7】(a)～(c)は第4の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図8】(a)、(b)は第4の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図9】(a)～(c)は第5の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図10】(a)、(b)は第5の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図11】(a)～(c)は第6の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図12】(a)、(b)は第6の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図13】(a)～(c)は第7の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図14】(a)、(b)は第7の実施形態に係る半導

体装置の製造方法の各工程を示す断面図である。

【図15】(a)～(c)は第8の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図16】(a)、(b)は第8の実施形態に係る半導体装置の製造方法の各工程を示す断面図である。

【図17】(a)～(d)は従来の半導体装置の製造方法の各工程を示す断面図である。

【図18】従来の半導体装置の断面図である。

【符号の説明】

10 半導体基板
11 第1の絶縁膜
12 配線溝
13 バリア膜
14 銅膜
15 銅配線
16 SiH₄、ガス
17 銅シリサイド層
18 第2の絶縁膜
20 半導体基板
21 第1層のシリコン酸化膜
22 第1のバリア膜
23 第1の銅膜
24 下層の銅配線
25 第1の銅シリサイド層
26 第2層のシリコン酸化膜
27 第3層のシリコン酸化膜
28 第2のバリア膜
29 第2の銅膜
30 上層の銅配線
31 第2の銅シリサイド層
32 第4層のシリコン酸化膜
100 半導体基板
101 第1の絶縁膜
102 配線溝
103 バリア膜
104 銅膜
105 銅配線
106 高周波電力供給源
107 下部電極
108 上部電極
109 SiH₄、ガス
110 銅シリサイド層
111 SiH₄、とNH₃、との混合ガス
112 第2の絶縁膜
200 半導体基板
201 第1の絶縁膜
202 配線溝
203 バリア膜
204 銅膜
205 銅配線

10

20

30

40

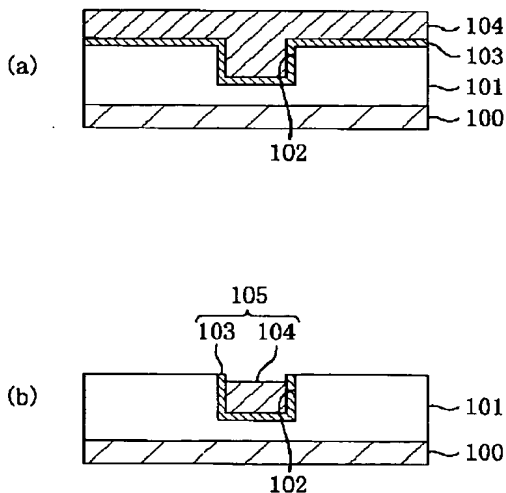
50

206 高周波電力供給源
207 下部電極
208 上部電極
209 SiH₄、とN₂、との混合ガス
210 窒素含有シリサイド層
211 SiH₄、とNH₃、との混合ガス
212 第2の絶縁膜
300 半導体基板
301 第1の絶縁膜
302 第1のバリア膜
303 銅膜
304 第2のバリア膜
305 レジストパターン
306 銅配線
307 高周波電力供給源
308 下部電極
309 上部電極
310 SiH₄、ガス
311 銅シリサイド層
312 SiH₄、とNH₃、との混合ガス
313 第2の絶縁膜
400 半導体基板
401 第1の絶縁膜
402 配線溝
403 バリア膜
404 銅膜
405 銅配線
406 SiH₄、ガス
407 シリコン膜
408 第2の絶縁膜
408a シリコンリッチな領域
409 銅シリサイド層
500 半導体基板
501 第1の絶縁膜
502 配線溝
503 バリア膜
504 銅膜
505 銅配線
506 DMAHガス
507 アルミニウム膜
508 第2の絶縁膜
508a アルミニウムリッチな領域
509 Cu-Al化合物層
600 半導体基板
601 第1の絶縁膜
602 第1のバリア膜
603 銅膜
604 第2のバリア膜
605 レジストパターン
606 銅配線

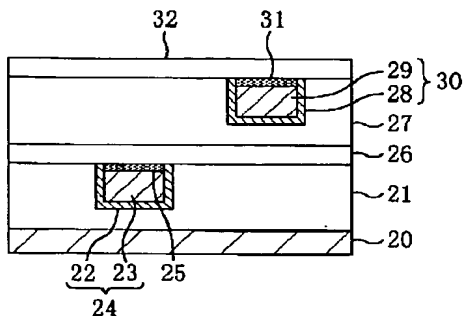
- 607 SiH_4 ガス
- 608 シリコン膜
- 609 第2の絶縁膜
- 609a シリコンリッチな領域
- 610 銅シリサイド層
- 700 半導体基板
- 701 第1の絶縁膜
- 702 バリア膜
- 703 銅膜
- 704 シリコン窒化膜
- 705 レジストパターン
- 706 銅配線
- 707 SiH_4 ガス
- 708 シリコン膜
- 709 第2の絶縁膜

31

【図1】



【図18】



(17)

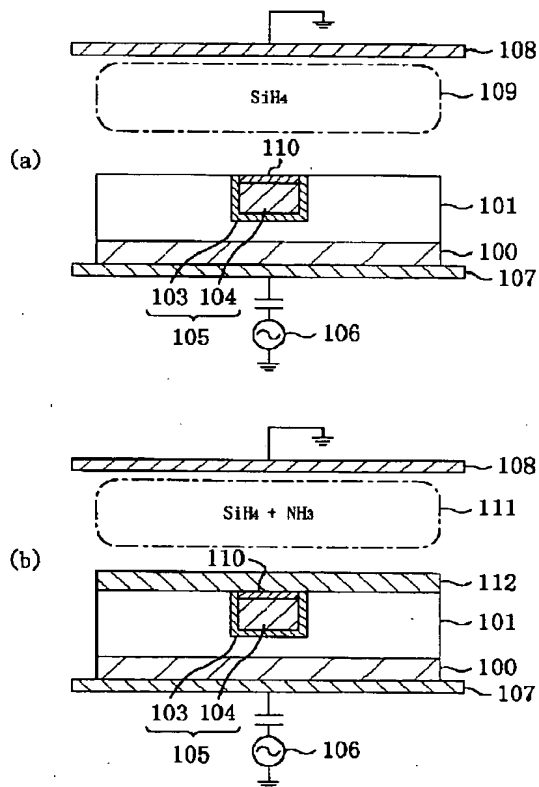
特開2000-58544

32

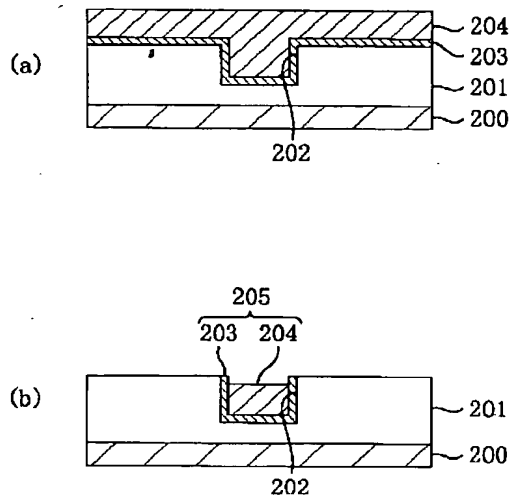
- *709a シリコンリッチな領域
- 710 銅シリサイド層
- 800 半導体基板
- 801 第1の絶縁膜
- 802 第1のバリア膜
- 803 銅膜
- 804 第2のバリア膜
- 805 レジストパターン
- 806 銅配線
- 10 807 DMAHガス
- 808 アルミニウム膜
- 809 第2の絶縁膜
- 809a アルミニウムリッチな領域
- 810 Cu-Al化合物層

*

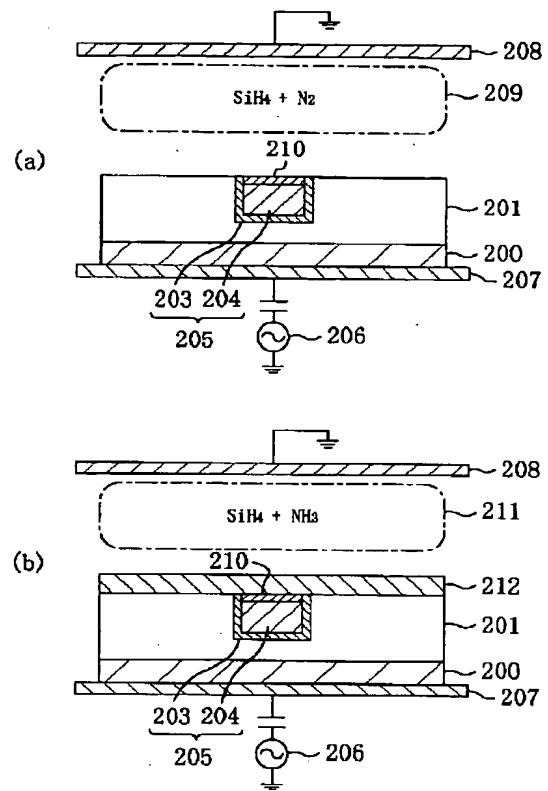
【図2】



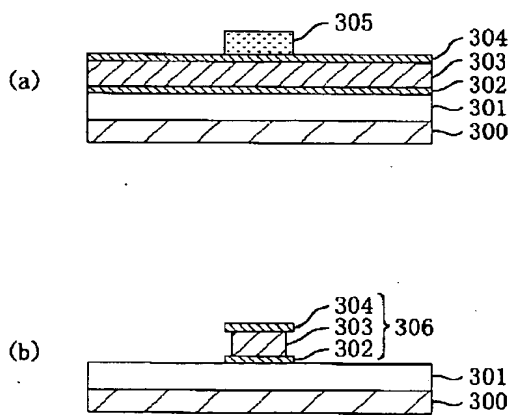
【図3】



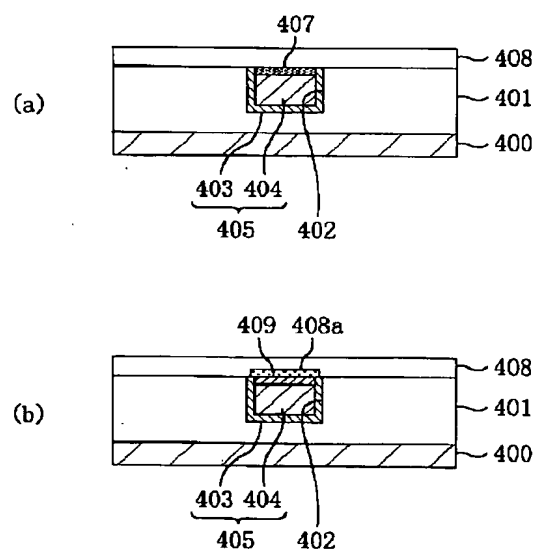
【図4】



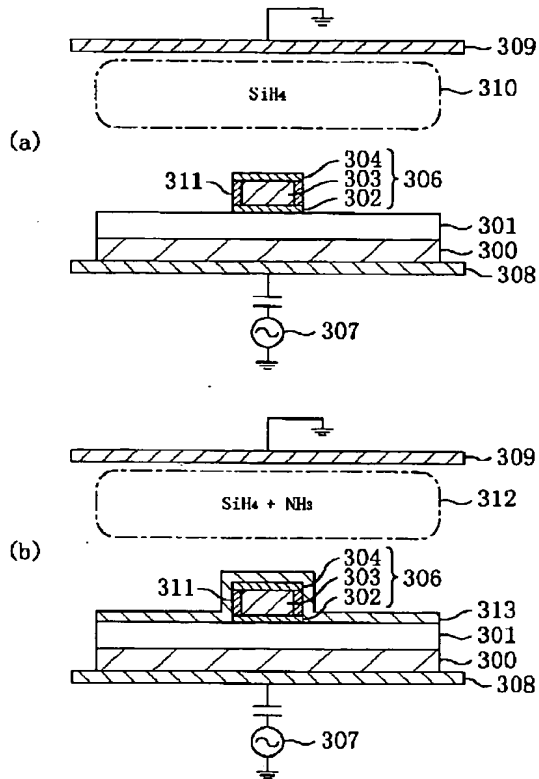
【図5】



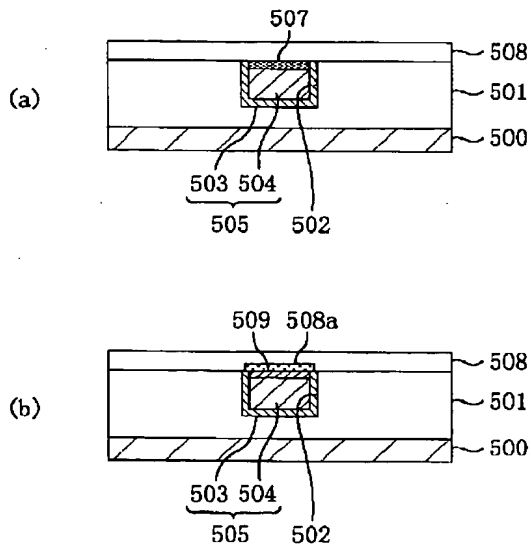
【図8】



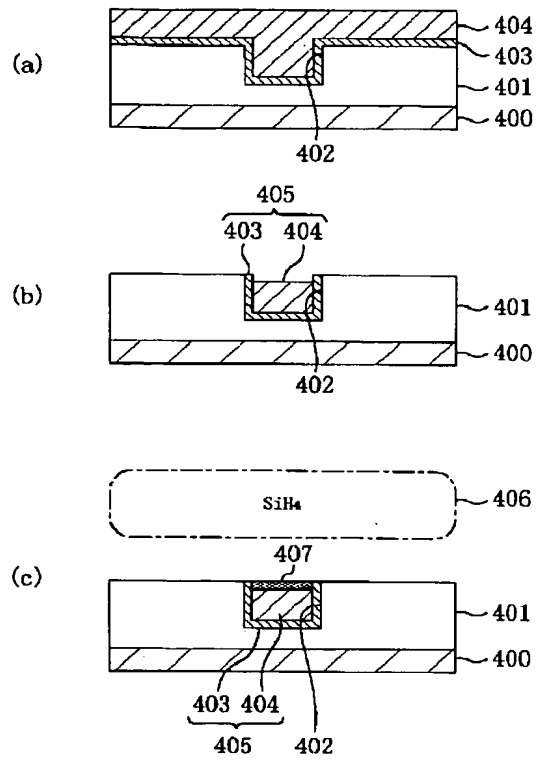
【図6】



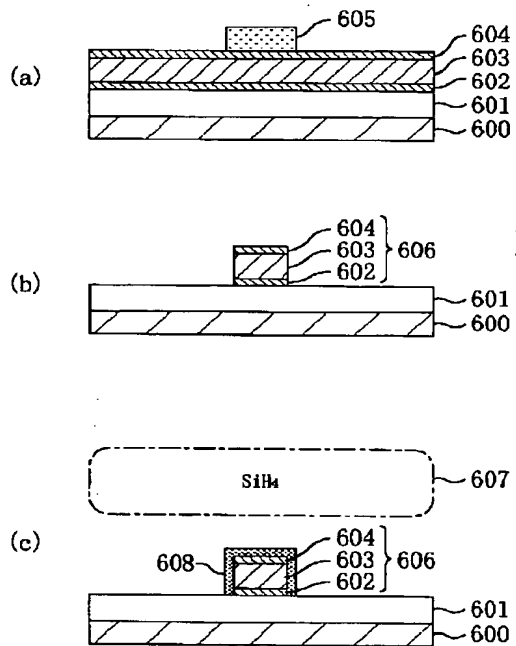
【図10】



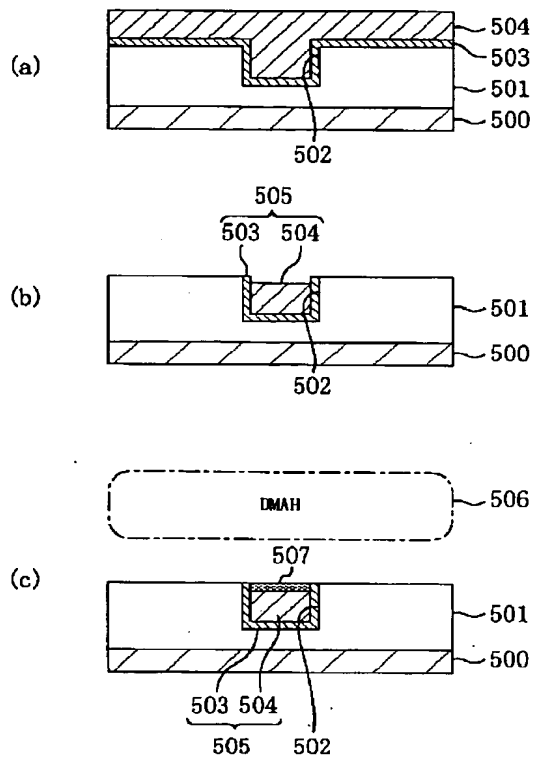
【図7】



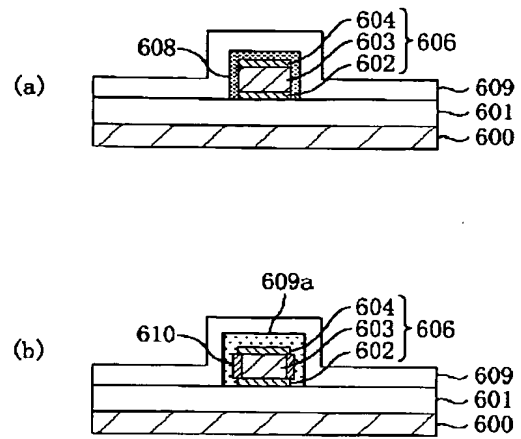
【図11】



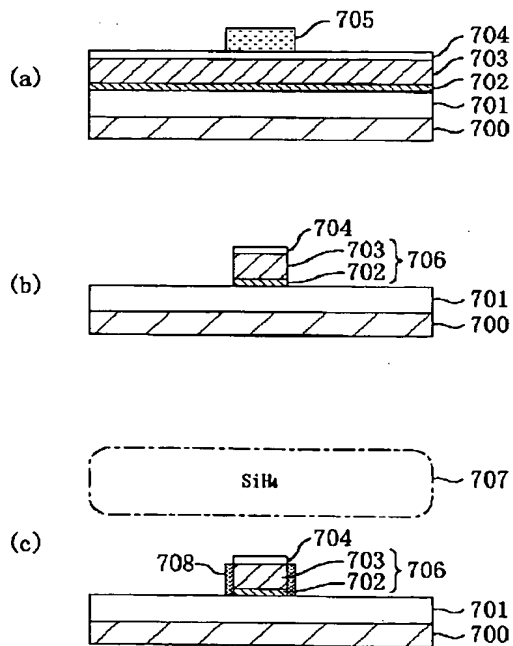
【図9】



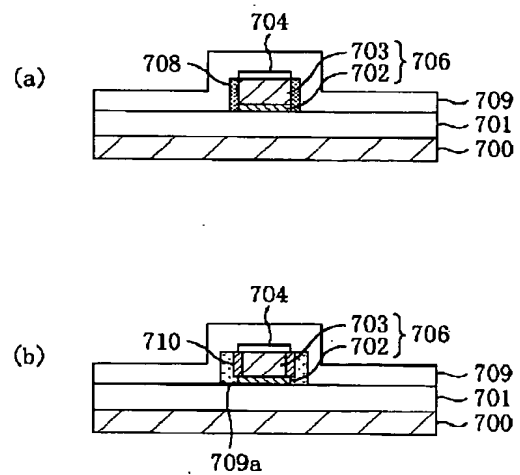
【図12】



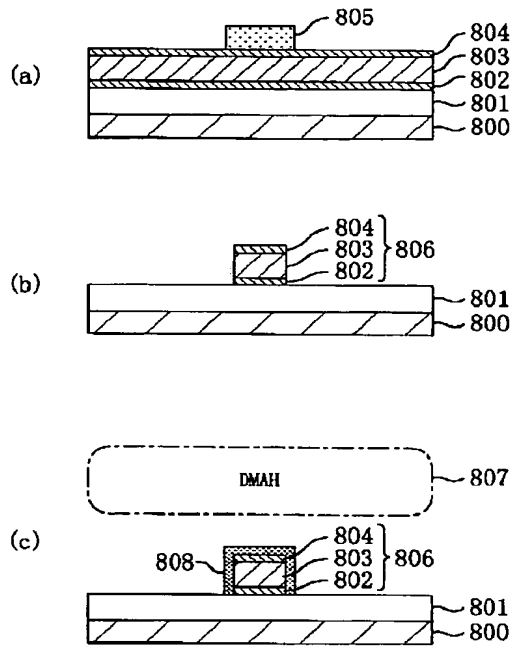
【図13】



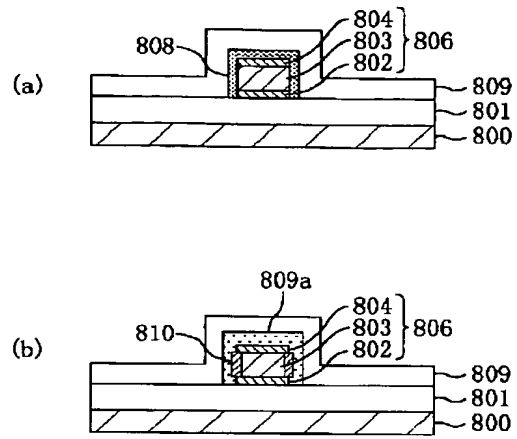
【図14】



【図15】



【図16】



【図17】

